

특 2003-0007720

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.
H01L 21/316(11) 공개번호 특2003-0007720
(43) 공개일자 2003년11월23일

(21) 출원번호 10-2002-7016095
(22) 출원일자 2002년11월27일
 번역문제출일자 2002년11월27일
(86) 국제출원번호 PCT/US2001/12763 (87) 국제공개번호 WO 2001/93312
(86) 국제출원출원일자 2001년04월18일 (87) 국제공개일자 2001년12월06일
(81) 지정국
 국내특허 : 아랍에미리트 안티구아바부다 알바니아 아르메니아 오스트리아
 아 오스트레일리아 아제르바이잔 보스니아-헤르체고비나 바베이도스 볼
 가리아 브라질 벨라루스 캐나다 스위스 중국 코스타리카 쿠바 체코
 독일 덴마크 도미니카연방 알제리 에스토니아 스페인 핀란드 영국
 그레나다 그루지야 가나 감비아 크로아티아 헝가리 인도네시아 이스
 라엘 인도 아이슬란드 일본 케냐 키르기즈 북한 대한민국 카자흐스
 탄 세인트루시아 스리랑카 라이베리아 레소토 리투아니아 룩셈부르크
 라트비아 모로코 몰도바 마다가스카르 마케도니아 몽고 말라위 멕시코
 코 노르웨이 뉴질랜드 폴란드 포르투갈 루마니아 러시아 수단 스웨
 덴 싱가포르 슬로베니아 슬로바키아 시에라리온 타지키스탄 투르크메
 니스탄 터어키 트리니다드토바고 탄자니아 우크라이나 우간다 베트남
 유고슬라비아 남아프리카 짐바브웨 우즈베키스탄 모잠비크 벨리즈 볼
 리비아 AP, ARIPO특허 : 가나 감비아 케냐 레소토 말라위 모잠비크 수
 단 시에라리온 스와질랜드 탄자니아 우간다 짐바브웨
EA 유라시아특허 : 아르메니아 아제르바이잔 벨라루스 키르기즈 카자흐
 스탄 몰도바 러시아 타지키스탄 투르크메니스탄
EP 유럽특허 : 오스트리아 벨기에 스위스 사이프러스 독일 덴마크 스
 페인 핀란드 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모
 나코 네덜란드 포르투갈 스웨덴 터어키
OA OAPI특허 : 부르키나파소 베냉 중앙아프리카 콩고 코트디부아르 카
 메룬 가봉 기네 기네비소 말리 모리타니 니제르 세네갈 차드 토고

(30) 우선권주장 09/586,660 2000년06월01일 미국(US)
(71) 출원인 아트멜 코퍼레이션
미국 캘리포니아주 95131 샌호제 오차드 파크웨이 2325
(72) 발명자 켈카마이트스
미국 콜로라도주 80104캐슬록시에라드라이브 1405에스
(74) 대리인 김경옥

심사청구 : 있음

(54) 전체적인 최적 평탄성을 달성하도록 반도체 웨이퍼상에 선택된 두께의 중간층 유전 물질을 증착하
는 방법

요약

본 발명에 따르면, 유전체층의 전체적인 평탄성이 최상이 되도록 반도체 웨이퍼 상에 중간층 유전체 물질을 선택된 두께로 증착하는 방법이 제공된다. 증착 및 스퍼터링 물리학에 기초함과 동시에 반도체 장치의 특징부의 최소 형상에 기초한 이산화실리콘층의 증착 모델을 개발하였다. 먼저, 금속 특징부들의 형상 파라미터가 결정된다. 그 다음에, 금속 배선들간의 가장 공격적인 중첩비에 기초하여, 스퍼터링율에 대한 증착율의 비가 계산된다. 계산된 비에 기초하여 전체적인 평탄성을 최적으로 하는 막 두께가 결정된다. 그 다음에, 유전체 물질(121, 123)이 HDP-CVD법을 사용하여 금속 특징부들(115, 117, 119) 상에 증착하고, 계산된 비를 사용하여 결정된 막 두께에서 증착을 중지시키도록 함으로써 전체적인 평탄성을 위한 최적 두께가 달성된다.

도표

도

영세서

기술분야

본 발명은 일반적으로 실리콘 공정 분야에 관한 것으로서, 보다 구체적으로는 반도체 웨이퍼상에 중간층 유전체를 형성하는 방법에 관한 것이다.

배경기술

반도체 장치의 제조에 있어서, 반도체 기판상에 많은 도전성 소자 영역 또는 층들이 형성된다. 이들 층 또는 영역을 절연시키기 위해, 이들 영역의 상부에 중간 유전층이 형성된다. 보통은, 화학적 기상 증착법(CVD)을 사용하여 전도성 영역들의 상부에 중간 유전층을 증착시킨다. 화학적 기상 증착 공정에서, 최종 막에 요구되는 원자나 분자를 함유하는 화학 물질들은 증착 챔버내에서 혼합되고 반응하여 증기를 형성한다. 이 원자나 분자들은 웨이퍼 표면 상에 증착되어 막을 형성할 정도로 증가한다. 통상의 CVD법으로는, 상압 CVD(APCVD), 저압 CVD(LPCVD), 및 플라스마 여기 CVD(PECVD)가 있다. PECVD법은 APCVD법이나 LPCVD법에 비해 보다 낮은 기판 온도에서도 실시될 수 있다는 이점이 있다. 그 이유는 PECVD가 화학 반응을 개시시키고 이를 지속시키는 데 단지 열 에너지에만 의존하는 것이 아니라 반응 개시에 에너지를 전달하기 위해 RF(고주파)-유도 글로우 방전 또는 플라스마를 사용하기 때문이다. 이에 따라 다른 방법, 예를 들어 실리콘 질화물 및 실리콘 산화물을 금속 상부에 형성하는 등에 의한 코팅에 적합하도록 열적 안정성이 없는 기판상에 막을 증착하는 데 PECVD를 사용할 수 있다.

반도체 기술의 진보가 이루어짐에 따라, 웨이퍼나 반도체 기판상의 회로 소자 및 상호 접속부는 그 밀도가 점점 더 높아지고 있다. 회로 밀도가 계속하여 증가함에 따라, 회로 소자 및 도체 배선을 물리적 및 전기적으로 절연시키기 위해 제공된, 절연체로 충전된 갭이나 트랜치의 폭은 감소되고 있다. 이것이 갭 높이를 갭 폭으로 나눈 것으로 보통 정의되는 갭 증횡비(gap aspect ratio)를 증가시킨다. 상기한 CVD법을 사용하여 이러한 더 높은 증횡비를 갖는 갭을 충전시키는 일은 더욱 어려워, 이로 인해 절연 물질 또는 갭 충전 물질에 원하지 않는 보이드(void) 및 불연속이 생길 수 있다.

현재, 더 높은 증횡비를 갖는 갭을 충전시키는 데에는 고밀도 플라스마 화학적 기상 증착법(HDP-CVD)을 사용하고 있다. HDP-CVD에서는 플라스마 증착 공정에 스퍼터링 성분을 추가할 수 있으며, 이는 상기한 그 밖의 다른 CVD법들보다 우수한 방식으로 증착 공정 중의 갭 충전에 도움이 되도록 제어될 수 있다. 전형적인 HDP 증착 공정에서는 화학적 기상 증착을 이용하며, 이 때 사용되는 혼합 가스는 유전체 에칭과 증착을 동시에 달성하기 위해 산소, 실란, 및 아르곤 등의 비활성 가스를 함유하고 있다. HDP 공정에서는, 반응실내의 웨이퍼 기판에 RF 바이어스를 인가한다. 이러한 가스 분자를 중 일부, 특히 아르곤은 기판에 RF 바이어스가 인가되면 플라스마 형태로 이온화되어 웨이퍼 표면쪽으로 가속한다. 물질은 이에 따라 그 이온들이 표면에 충돌할 때 스퍼터링된다. 이 결과 유전체 물질이 웨이퍼 표면에 증착되고 그와 동시에 웨이퍼 표면이 스퍼터링 에칭된다. 이것이 증착 공정 중에 갭을 개방된 상태로 유지하는 데 도움이 되며, 따라서 보다 높은 증횡비를 갖는 갭을 충전시킬 수 있게 된다.

중간층 유전체가 그 상부에 증착되는 도체 요소 및 상호 접속부는 복수의 금속 특징부를 포함하고 있으며, 이 특징부의 일부는 다른 크기를 갖는다. 전형적인 도체 패턴은 고밀도의 금속 특징부 어레이를 포함하고 있으며, 이들 금속 특징부는 약 1 마이크로 미만의 폭을 갖는 갭에 의해 분리되어 있는 것이 통상적이다. 그렇지만, 고밀도 어레이의 금속 특징부를 중 하나의 옆에 있는 금속 특징부는 상기 고밀도 어레이의 금속 특징부를 보다 상당히 더 클 수 있다. 인접한 특징부가 고밀도 어레이의 금속 특징부들의 상측 표면적보다 더 큰 크기의 상측 표면적을 갖는 경우, 갭 충전 유전체층이 증착될 때, 고밀도 어레이의 비교적 더 작은 금속 특징부와 비교적 더 큰 금속 특징부 사이에는 높이가 점차로 증가하는 단차가 형성된다. 도 1을 참조하면, 고밀도 어레이(12)의 금속 특징부(15, 17)는 고밀도 어레이(12)의 옆에 위치하는 훨씬 더 큰 금속 특징부(19)의 상측 표면적보다 더 작은 상측 표면적을 갖는다. 유전체층(21)이 금속 특징부(15, 17, 19) 상부에 증착될 때, 더 작은 특징부(15, 17)를 덮는데 필요한 유전체 물질의 두께(23)와 더 큰 상측 표면적을 갖는 특징부를 덮는데 필요한 유전체 물질의 두께(25) 사이에는 단차(27)가 형성된다. 이 단차(27)는 금속 특징부 상에 증착된 유전체층을 평탄화하는 것을 극도로 어렵게 만든다. 필요한 것은, 단차 높이를 최소화하여 반도체 웨이퍼에 걸쳐 그 층의 전체적인 평탄성을 향상시키는 유전체층을 증착시키는 방법이다.

본 발명의 목적은 금속 특징부들간의 단차 높이량을 최소화하는, 반도체 웨이퍼 상에 중간층 유전체 물질을 증착하는 방법을 제공하는 데 있다.

본 발명의 또다른 목적은 웨이퍼 전체에 걸쳐 또 각 다이 전체에 걸쳐 최상의 전반적인 평탄성을 제공하는, 유전체 물질의 고밀도 플라스마 화학적 기상 증착 두께의 이론적 예측을 바탕으로 반도체 웨이퍼상에 중간층 유전체 물질을 증착하는 방법을 제공하는 데 있다.

발명의 상세한 설명

상기 목적들은 유전체층의 최상의 전체적인 평탄성이 달성되도록 반도체 웨이퍼 상에 선택된 두께로 중간층 유전체 물질을 증착하는 방법에 의해 달성되었다. 증착 및 스퍼터링 물리학에 기초함과 동시에 반도체 장치의 금속 특징부의 최소 형상에 기초한 미산화실리콘 유전체층의 증착 모델을 개발하였다. 본 발명에서 개발한 HDP 증착 모델은 등각 갭 증착(conformal gap deposition) 및 화학 기계적 연마(CMP) 평탄화 이후에 웨이퍼 전체에 걸쳐 최상의 전체적인 평탄성을 제공하는 증착막의 최적 두께를 예측하는 데 사용된다. 먼저, 최소폭, 피치 및 높이 등의 금속 특징부의 형상 파라미터가 결정된다. 그 다음에, 금속 배선들 사이에서 가장 공격적인 증횡비에 기초하여, 스퍼터링률에 대한 화학적 기상 증착률의 비(D/S)가 계산된다. 증착 산화물의 최적 막 두께는 금속 특징부의 최소 폭 및 공간, 특징부의 높이, 스퍼터링률에 대한 증착률의 비, 최대 스퍼터링 수율의 각도 및 공정에서 요구되는 평탄화 정도에 기초하여 결정된다. 그 다음에, 전체적인 평탄성을 위한 최적의 두께가 달성되도록, 유전체 물질은 계산된 비를 사용하여 결정된 막 두께에서 증착을 중지시키는 방식으로 HDP-CVD법을 사용하여 금속 특징부상에 증착된다.

도면의 간단한 설명

- 도 1은 종래 기술에 공지된, 복수의 금속 배선 상에 유전체 물질을 HDP-CVD 증착한 것을 나타낸 단면도이다.
- 도 2는 종래 기술에 공지된, 복수의 금속 배선 상에 여러 층의 유전체 물질을 HDP-CVD 증착한 것을 나타낸 단면도이다.
- 도 3은 스퍼터링 가스(Ar)의 입사각과 타겟 물질(석영)의 스퍼터링률 사이의 전형적인 관계를 나타낸 그래프이다.
- 도 4는 금속 배선의 단면도로서, 그 각각은 스퍼터링율에 대한 증착율의 비를 달리하여 금속 배선 상에 유전체 물질을 증착한 것을 나타낸 것이다.
- 도 5는 유전체층이 그 위에 증착되어 있는 금속 배선의 단면도로서, 본 발명에서 사용되는 파라미터들의 여러가지 치수를 나타내고 있다.
- 도 6a 및 도 6b는 스퍼터링율에 대한 증착율의 비를 달리하면서 단차 높이와 HDP 증착 두께와의 관계를 나타낸 그래프이다.
- 도 7은 본 발명의 방법을 사용하여 복수의 금속 배선 상에 유전체 물질을 HDP-CVD 증착한 것을 나타낸 단면도이다.

실시예

도 2를 참조하면, 전형적인 HDP-CVD 증착 공정에서는 종래 기술에 공지된 바와 같이, 이산화실리콘, 즉 석영(SiO₂) 등의 유전체 물질이 여러층 금속 배선 상부에 증착된다. 도 2를 보면, 유전체 물질(22)은 10개의 층(A-J)으로 나누어져 있고, 층(A)은 금속 배선(14, 16, 18) 상에 첫번째로 증착된 층이고, 층(J)은 마지막으로 증착된 층이다. 도시되어 있는 바와 같이, 유전체 물질(22)의 층(A-J)은 금속 배선(14, 16, 18) 상에 삼각형 구조 형태로 쌓여져 있다. 이렇게 되는 이유는, 아르곤 가스 분자가 표면 전체에 걸쳐 균일하게 스퍼터링되지만, 스퍼터링율이 금속 배선의 코너에서의 스퍼터링 가스의 입사각으로 인해 그 코너에서 더 빠르기 때문이다.

도 3을 참조하면, 최대 스퍼터링 수율을 제공하는 스퍼터링 표면에 대한 스퍼터링 가스의 입사각이 있다. 그 최대 스퍼터링각은 변할 수 있으며, 사용되는 특성의 HDP-CVD 장비에 의해 결정된다. 대부분의 시스템에서, 최대 스퍼터링 수율을 나타내는 입사각은 45도 내지 60도의 범위에 있다. 금속 배선의 코너에서의 입사각이 최대 수율의 각도이거나 그에 가깝기 때문에, 금속 배선의 코너에서의 스퍼터링율은 금속 배선의 상부에서의 스퍼터링율보다 빠르다. 이것에 의해, 기판 물질은 도 2에 도시한 바와 같이 삼각형 구조의 형상으로 형성된다. 도 3의 그래프(30)에는, 스퍼터링 가스의 입사각(32)과 증착된 표면 금속의 스퍼터링율(34)과의 관계가 그래프로 그려져 있다. 본 발명의 양호한 실시예에서는 도 3에 도시한 바와 같이, 최대 스퍼터링 수율의 각도가 60도이다. 최대 스퍼터링 수율에 대한 스퍼터링 범위(36)는 45도 내지 70도 인 것으로 도시되어 있다. 따라서, 최대 스퍼터링 수율 각도인 60도가 본 발명의 양호한 실시예에서 사용된 최적 막 두께의 계산에서 사용된다.

다시 도 2를 참조하면, 금속 배선(14)은 3개의 층(A, B, C)으로 이루어진 삼각형 유전체 구조(24)에 의해 덮여 있다. 이와 마찬가지로, 금속 배선(16)은 층(A, B, C)으로 이루어진 삼각형 유전체 구조(26)에 의해 덮여 있다. 금속 배선(18)은 더 넓은 상측 표면을 가지며, 따라서 금속 배선(18) 상부에 완성된 삼각형 유전체 구조(28)의 크기는 훨씬 더 크고 층(A-H)으로 이루어져 있다. 유전체 물질(22)의 각각의 유전체층(A-J)은 금속 배선들 사이의 갭을 충전하고 또한 금속 배선(14, 16, 18)의 상부에 삼각형 구조(24, 26, 28)를 형성하도록 증착된다. 도 2로부터 알 수 있는 바와 같이, 더 넓은 표면적을 갖는 금속 배선(18)은 그 금속 배선을 삼각형 구조(28)로 완전히 덮기 위해 더 많은 유전체층을 필요로 한다. 예를 들어, 층(D)이 도포될 때, 삼각형 구조(24, 26)는 이미 금속 배선(14, 16) 상부에 완전히 형성되었고, 층(D)의 유전체 물질은 금속 배선(14, 16)의 주변 및 그 사이를 충전시킬 뿐이다. 그렇지만, 층(D)은 계속하여 금속 배선(18) 상부에 쌓여 삼각형 구조(28)를 형성한다. 이로부터 알 수 있는 바와 같이, 유전체 물질의 부가의 층들이 도포됨에 따라, 삼각형 구조(24, 26)의 상부와 삼각형 구조(28)의 상부 사이에 큰 높이 차이, 즉 단차 높이가 생기게 된다.

도 5를 참조하면, 본 발명의 방법의 첫번째 단계는 반도체 웨이퍼 표면 상의 일련의 금속 특징부의 형상 파라미터 세트를 결정하는 것이다. 각각의 금속 배선(61)은 폭(w)(68) 및 높이(h)(69)를 갖는다. 삼각형 구조(63)는 금속 배선(61)의 바로 위에 있는 유전체 물질로서, 두께(t)(65) 및 스퍼터링 수율각(θ)(70)을 갖는다.

도 4를 참조하면, 스퍼터링율에 대한 증착율을 결정하는 것에 관련이 있는 부가의 형상 파라미터로서 배선의 상부 코너에서의 기판의 코너 성장량(x)(56, 57, 58)이 있다. 코너 성장이 0일 때의 스퍼터링율에 대한 증착율의 비는 사용된 특정 HDP-CVD 장치의 파라미터에 따라 달라지게 될 것이다. 이들 파라미터가 일단 결정되면, 그 다음 단계에서는 형상 파라미터 세트에 기초하여 증착 및 스퍼터링 사이의 비를 계산한다. 도 4에서, 배선(41)은 두께(t)(42) 및 각도(θ)를 갖는 삼각형 구조(48)에 의해 덮여 있다. 배선(41)상의 구조(48)를 형성하는 절연 물질의 스퍼터링율에 대한 증착율의 비는 코너 성장의 영(zero)일 때의 스퍼터링율에 대한 증착율의 비이다. 코너 성장율(56)이 영인 이유는 삼각형 구조(48)의 양측이 금속 배선(41)의 상측 코너와 정확히 일치적으로 정렬되어 있기 때문이다. 본 발명의 양호한 실시예에서, 코너 성장이 영일 때의 스퍼터링율에 대한 증착율의 비는 3.2 이다. 이와 비교하여, 배선(43) 상에 증착된 기판 물질에 의해 형성된 삼각형 구조(49)는 예를 들어 4.5의 비와 같이 더 높은, 스퍼터링율에 대한 증착율의 비로 증착된다. 스퍼터링율에 대한 증착율의 비가 4.5 일 때, 삼각형 구조(49)의 양측은 금속 배선(43)으로부터 바깥쪽으로 넓어지게 되어 코너 성장 거리(x)(57)가 있게 된다. 코너 성장 거리(x)(57)로 인해, 삼각형 구조(49)를 형성하는 데 요구되는 유전체층의 두께(44)가 배선(41) 상

의 삼각형 구조(48)를 형성하는 데 요구되는 유전체층의 두께(42)보다 더 크다. 게다가, 도 4에 도시한 바와 같이, 배선(45)상에 증착된 유전체층에 의해 형성된 삼각형 구조(50)는 7.5와 같은 훨씬 더 높은, 스퍼터링층에 대한 증착율의 비로 증착된다. 스퍼터링층에 대한 증착율의 비가 7.5로 더 높은 경우, 금속 배선(45)를 덮고 있는 삼각형 구조(50)는 훨씬 더 많은 코너 성장(x)(58)을 가지며, 스퍼터링층에 대한 증착율의 비가 그보다 낮은 그 밖의 다른 금속 배선(41, 43)보다 더 큰 두께(46)를 갖는다. 따라서, 금속 배선 상부에 형성된 유전체 물질의 삼각형 구조에 있어서 가능한 한 가장 낮은 피크를 얻기 위해서는, 코너 성장(x)이 최소로 되는, 스퍼터링층에 대한 증착율의 비를 선택하는 것이 바람직하다는 것을 알 수 있다.

그렇지만, 스퍼터링층에 대한 증착율의 비를 너무 낮게 해서는 안된다. 스퍼터링층에 대한 증착율의 비가 코너 성장이 영인 비보다 더 낮은 경우, 삼각형 구조는 금속 배선(41)의 상측 표면 전체를 다 덮지 못하며, 금속 배선(41)의 상측 표면의 코너들이 스퍼터링 제거되어 바람직하지 못하다.

삼각형 구조가 완성되었을 때의 막 두께(t)를 결정하기 위해, 가장 작은 폭(w)을 갖는 금속 배선에 대한 삼각형 구조의 높이와 폭 사이의 기하학적 관계가 사용된다. 도 5를 참조하면, 가장 작은 금속 배선(61)을 덮고 있는 삼각형 구조(63)는 높이 또는 두께(t)(65) 및 [폭(w)(65) + 코너 성장(x)(76) × 2]와 같은 밑변을 갖는다. 삼각형 구조는 또한 길이(l)(60)를 각각 갖는 2개의 변을 갖는다. 임사각(θ)이 60도인 본 발명의 양호한 실시예에서, 삼각형의 모든 변들은 동일한 길이를 가지며 $l = 2 \cdot x + w$ 이 된다.

삼각변, $\sin \theta$ 을 사용하면, $l = 2 \cdot x + w$ 는 $t = \sin \theta (w + 2 \cdot x)$ 로 다시 쓸 수 있다. 따라서, 본 발명의 양호한 실시예에서, 막 두께는 {금속 배선의 폭으로 정의된 값 + [코너 성장(금속 배선의 각 측면에서의 거리(x)) × 2]} × (최대 스퍼터링 수율을 나타내는 각도 θ의 사인값)이 된다. 일반적인 경우,

$$\tan \theta$$

각도 θ는 60도가 아니며, $\left(\frac{1}{2} w + x\right)$ 의 관계가 있으므로, $\tan \theta \left(\frac{1}{2} w + x\right)$ 가 된다. 따라서, 막 두께는 [금속 배선의 폭의 1/2 + (코너 성장 두께 × 2)] × (최대 스퍼터링 수율을 나타내는 각도 θ의 탄젠트값)으로 정의된 값이 된다.

스퍼터링층에 대한 증착율의 비(D/S)는 당업계에서는 [증착된 유효 두께 + 스퍼터링층(SR)]을 스퍼터링을로 나눈 것으로 알려져 있다.

$$D/S = \frac{eff \cdot t}{SR}$$

즉, 이것은 $D/S = \frac{eff \cdot t}{SR}$ 로 다시 쓸 수 있다.

코너 성장(x)량을 결정하기 위해, 2가지 시나리오를 고려할 필요가 있다. 첫번째 경우, 스퍼터링층에 대한 증착율의 비는 코너 성장이 영일 때의 비(D/S₀)와 같다. 두번째 경우, 스퍼터링층에 대한 증착율의 비는 막 두께가 결정될 때의 비(D/S)와 같다. 증착 두께는 금속 특징부의 높이(h)와 같은 것으로 가정한다. 상기한 D/S에 대한 식을 사용하면, 첫번째 경우는,

$$D/S_0 = \frac{h}{SR_0} + 1$$

로 되고,

$$D/S = \frac{h}{SR} - 1$$

이들 식은 스퍼터링층에 대한 이하의 식이 나오도록 재정렬될 수 있다.

$$SR_0 = \frac{h}{(D/S_0 - 1)} \quad \text{및} \quad SR = \frac{h}{(D/S - 1)}$$

2개의 스퍼터링층 사이의 차(SR₀ - SR)는 코너 성장의 두께(x)와 같다. 따라서, 코너 성장(x)은 금속 배선의 높이(h) × [1 / (코너 성장이 영일 때의 스퍼터링층에 대한 증착율의 비 - 1)] - [1 / (최적 두께가 결정될 때의 스퍼터링층에 대한 증착율의 비 - 1)]로서 정의될 수 있다. 즉,

$$x = h \left[\frac{1}{D/S_0 - 1} - \frac{1}{D/S - 1} \right]$$

코너 성장에 대한 식은 스퍼터링층에 대한 증착율의 비를 유전체 물질의 층들의 최적 두께와 연관시키고 있다. 최적 막 두께는 금속 특징부의 폭(w)에 따라 그 특징부의 높이보다 크거나 작을 수 있다.

도 5를 참조하면, 정의될 다른 2개의 값으로는 지역 단차 높이(local step height)(66) 및 전체 단차 높이(global step height)(67)가 있다. 지역 단차 높이(66)는 배선을 덮고 있는 삼각형 구조의 상단과 그 삼각형 구조의 외측에 위치하는 유전체 물질의 높이 사이의 높이이다. 지역 단차 높이가 가장 큰 지점에서, 배선의 상부에 형성된 삼각형 구조는 최대이고, 배선 상의 삼각형 구조의 외측에 위치하는 유전체 물질은 최소이다. 더 많은 유전체층이 배선에 부가되는 경우, 배선의 삼각형 구조의 외측에 있는 유전체 물질이 점점 더 많아짐에 따라 지역 단차 높이는 점점 더 작아진다. 전체 단차 높이(67)는 가장 작은 배

선(61)을 덮고 있는 삼각형 구조(63)의 상단과 가장 큰 배선(62)을 덮고 있는 삼각형 구조(64)의 상단 사이의 차이이다. 전체 단차 높이(67)는 더 작은 배선(61)의 삼각형 구조(63)가 그의 피크에 도달할 때 가장 작다. 더 많은 유전체층들이 부가되고 더 큰 배선(62)의 삼각형 구조(64)가 점점 더 커짐에 따라, 전체 단차 높이(67)가 상승한다.

도 6a 및 도 6b를 참조하면, 삼각형 구조의 HDP 증착 두께와 단차 높이와의 관계를 그래프로 나타내었다. 도 6a에서, 스퍼터링율에 대한 증착율의 비는 4이다. 그래프(71)는 지역 단차 높이를 나타낸 것이고, 그래프(81)는 전체 단차 높이를 나타낸 것이다. 이로부터 알 수 있는 바와 같이, 유전체 물질의 두께가 증가함에 따라, 지역 단차 높이(71)는 감소하는 반면, 전체 단차 높이(81)는 증가한다. 전체 단차 높이(81)가 증가하기 시작하고 또 지역 단차 높이가 감소하기 시작하는 지점은 최적 두께 지점(91)이다. 도 6a에서, HDP 최적 두께(91)는 0.5 μm 인 것으로 결정된다. 도 6b는 스퍼터링율에 대한 증착율의 비가 3.5로서 더 낮은 점만 제외하고는 동일한 그래프이다. 이러한 경우, 지역 단차 높이(72)가 감소하기 시작하고 전체 단차 높이(72)가 증가하기 시작하는 지점은 최적 두께 지점(92)이 0.4 μm 인 것을 나타낸다. 따라서, 스퍼터링율에 대한 증착율의 비가 보다 작지만, 금속 배선을 스퍼터링할 정도로 작지 않은 정도이면 유전체층의 최적 두께가 최소로 된다.

도 7을 참조하면, 최적 막 두께가 기술한 식들에 기초하여 결정되었으면, 최적 막 두께를 달성하는 데 필요한, 가스 흐름율, 증착율, 증착 및 스퍼터링하는 데 필요한 시간량 및 플라즈마 전력 등의 형상 파라미터가 HDP-CVD 공정을 실행하는 장치에 입력된다. HDP-CVD 장치는 그 다음에 유전체층의 최적 두께를 달성하도록 계산된 파라미터를 사용하여 당업계에 공지된 방식으로 배선들 상부에 유전체층을 도포한다. 광학 측정 기기를 사용하여 막 두께를 측정한다. 이상적으로는, 증착된 유전체층의 두께가 결정된 막 두께와 같은 것이 바람직하다. 그 대안으로서, 결정된 막 두께는 예를 들면 $\pm 20\%$ 의 허용 공차를 갖는 기준으로서만 사용될 수 있다.

도 7에 도시된 바와 같이, 유전체층의 최적 막 두께가 달성되면, 금속 배선(115, 117) 상의 유전체층(121)의 높이와 더 큰 배선(119) 상의 유전체층(123)의 높이 사이에 단차 높이(125)가 거의 없거나 전혀 없다. 단차 높이를 최소화함으로써, 반도체 웨이퍼의 평탄화를 보다 용이하게 하는 데 도움이 된다. 절연층의 증착 후에, 등각 산화를 캡이 유전체층의 상부에 증착된 다음에, 화학 기계적 연마 단계를 실시하여 웨이퍼를 평탄화시킨다. 유전체 물질을 본 발명에 기재된 바와 같이 도포함으로써, 단차 높이가 감소되어 후속하는 CMP 단계들을 수행하는 것이 보다 용이하게 되며, 또한 금속 배선 상의 산화율을 보다 양호하게 평탄화할 수 있게 된다.

(57) 청구의 범위

청구항 1

선택된 두께의 유전체 물질을 증착하는 방법으로서,

반도체 웨이퍼 표면 상의 일련의 금속 특징부들의 형상 파라미터 세트를 결정하는 단계,

상기 웨이퍼에 대한 형상 파라미터 세트에 기초하여 화학적 기상 증착율과 스퍼터링율 사이의 비를 계산하는 단계,

상기 계산된 비에 기초하여 막 두께를 결정하는 단계, 및

상기 금속 특징부들 상에 상기 유전체 물질을 증착하는 단계로서, 상기 계산된 비를 사용하여 증착을 중지시키도록 함으로써 전체적인 평탄성을 위한 최적의 두께를 달성하는 방식의 증착 단계를 포함하는 것을 특징으로 하는 증착 방법.

청구항 2

제1항에 있어서, 상기 형상 파라미터 세트는 상기 일련의 금속 특징부들의 최소 폭, 최소 피치 및 최소 높이를 포함하는 것인 증착 방법.

청구항 3

제1항에 있어서, 상기 형상 파라미터 세트는 상기 금속 특징부들 중 하나의 상단 코너에서의 상기 유전체 물질의 코너 두께를 포함하는 것인 증착 방법.

청구항 4

제3항에 있어서, 상기 코너 두께는 (상기 금속 특징부들의 최소 높이) $\times [1 / (\text{코너 성장각, 영일 때의 스퍼터링율에 대한 증착율의 비} - 1)] - [1 / (\text{증착된 두께에서의 스퍼터링율에 대한 증착율의 비} - 1)]$ 와 관계가 있는 것인 증착 방법.

청구항 5

제4항에 있어서, 상기 결정된 막 두께는 [상기 최소 폭 + (상기 코너 두께 $\times 2$)]의 값 \times (최대 스퍼터링 수율의 각도의 사인값)과 관계가 있는 것인 증착 방법.

청구항 6

제4항에 있어서, 상기 결정된 막 두께는 (상기 최소 폭의 $1/2$ + 상기 코너 두께)의 값 \times (최대 스퍼터링 수율의 각도의 탄젠트값)과 관계가 있는 것인 증착 방법.

청구항 7

제1항에 있어서, 상기 유전체 물질은 상기 결정된 막 두께와 같은 두께로 상기 금속 특징부를 상에 증착되는 것인 증착 방법.

청구항 8

제1항에 있어서, 상기 유전체 물질은 상기 결정된 막 두께의 20 % 범위내에 있는 두께로 상기 금속 특징부를 상에 증착되는 것인 증착 방법.

청구항 9

제1항에 있어서, 등각 캡 산화물(conformal cap oxide)을 증착하는 단계, 및 화학 기계적 연마법을 이용하여 상기 반도체 웨이퍼 표면을 평탄화시키는 단계를 더 포함하는 증착 방법.

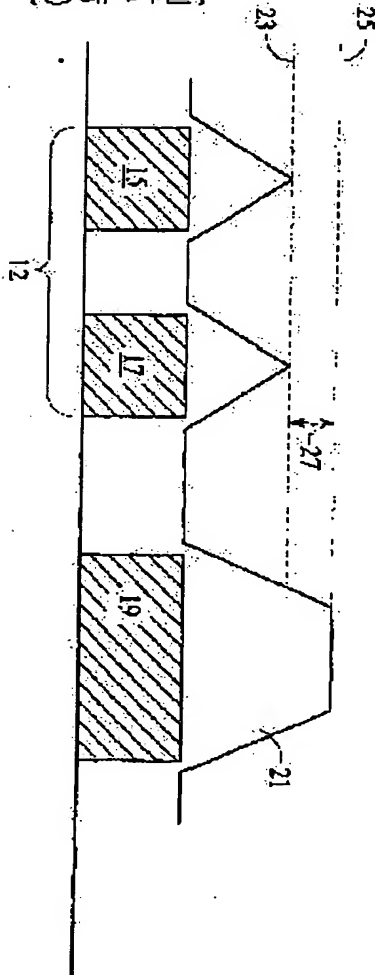
청구항 10

제1항에 있어서, 상기 금속 특징부를 상에 상기 유전체 물질을 증착하는 단계는 HDP-CVD 공정을 사용하여 실행되는 것인 증착 방법.

도면

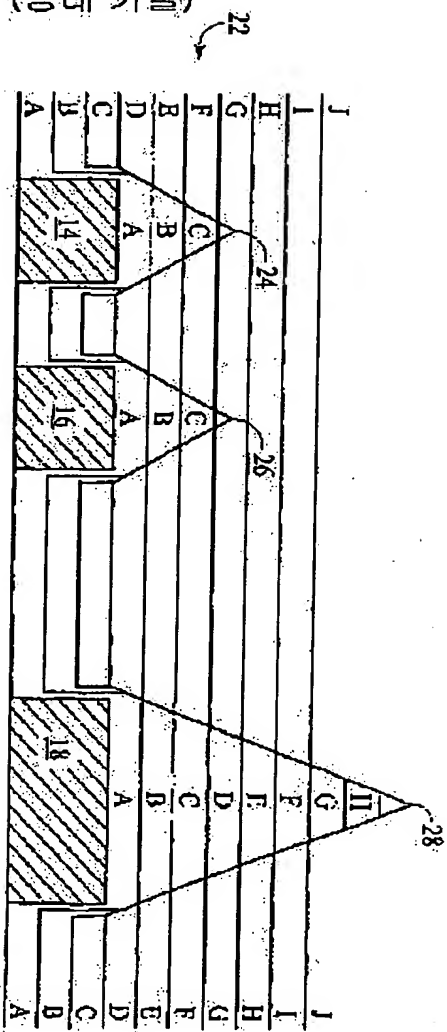
도면1

(종래 기술)

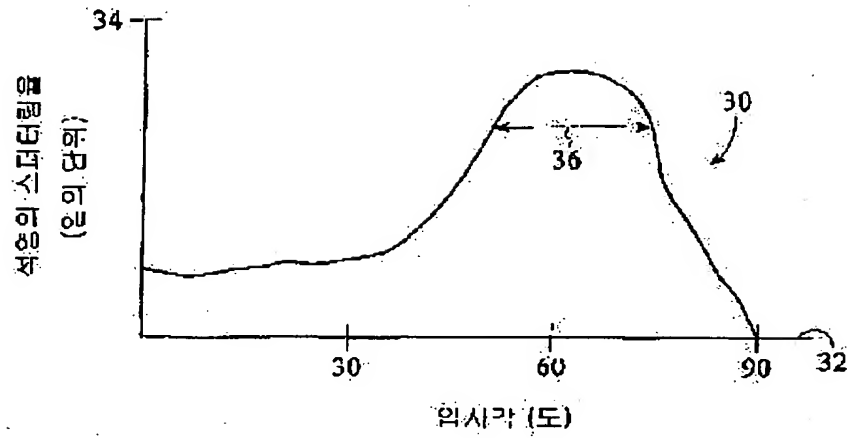


도 2

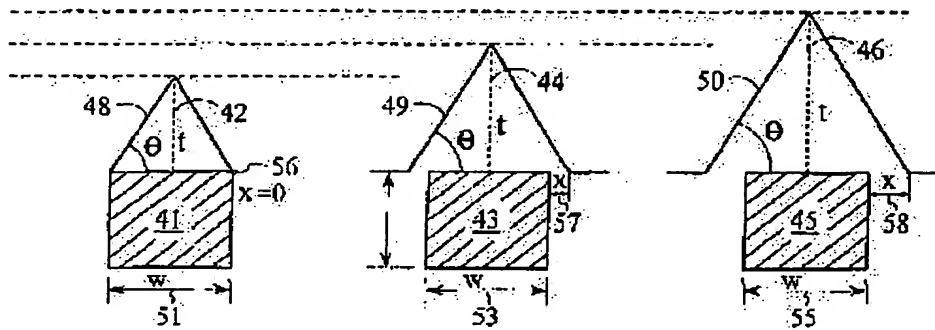
(종래 기술)



도 3



도 4



도 5

